

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-103696
 (43)Date of publication of application : 11.04.2000

(51)Int.CI. C30B 29/06
 H01L 21/205

(21)Application number : 11-211185
 (22)Date of filing : 26.07.1999

(71)Applicant : SHIN ETSU HANDOTAI CO LTD
 (72)Inventor : ARAI TAKESHI
 HONMA TADA AKI
 HABUKA HITOSHI

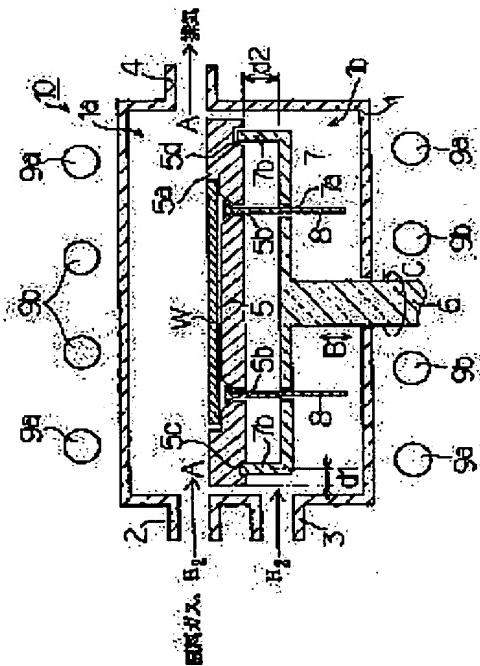
(30)Priority
 Priority number : 10228665 Priority date : 29.07.1998 Priority country : JP

(54) SILICON EPITAXIAL WAFER AND ITS PRODUCTION

(57)Abstract:

PROBLEM TO BE SOLVED: To uniformize the in-plane distribution of the surface roughness of a silicon epitaxial wafer layer by optimizing the in-plane distribution of susceptor temperature of a vapor-phase thin film growing apparatus.

SOLUTION: A susceptor 5 is supported only at the circumferential part of the back face by using vertical pins 7b at the tip ends of spokes 7 radially branched from a rotary shaft 6 in place of supporting the susceptor at the center of the back face. The susceptor 5 is constructed in such a manner as to keep the difference between the maximum temperature and the minimum temperature on the surface of the silicon wafer within 7°C. The in-plane distribution of the surface roughness of the silicon epitaxial wafer can be suppressed to ≤0.02 ppm by this method.



LEGAL STATUS

[Date of request for examination] 27.06.2000

[Date of sending the examiner's decision of rejection] 26.04.2004

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3594074

[Date of registration] 10.09.2004

[Number of appeal against examiner's decision of] 2004-10936

*** NOTICES ***

**JPO and NCIP are not responsible for any
damages caused by the use of this translation.**

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. *** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The silicon epitaxial wafer characterized by having the silicon epitaxial layer by which the field internal division cloth of the surface roughness computed except for the measured value contained in less than 0.3% of accumulation frequency, respectively from the inside of the total measured value of the surface roughness by the laser scattered-light detecting method and an upper limit and lower limit side was pressed down by 0.02 ppm or less.

[Claim 2] Said surface roughness is a silicon epitaxial wafer according to claim 1 characterized by having almost concentric circular field internal division cloth.

[Claim 3] The thickness variation which said silicon epitaxial layer has is a silicon epitaxial wafer according to claim 1 characterized by being what originates only in the field internal division cloth of the amount of supply of material gas substantially.

[Claim 4] A silicon wafer is laid on the susceptor of the rotating type supported horizontally in a reaction container. It is the manufacture approach of a silicon epitaxial wafer of carrying out vapor growth of the silicon epitaxial layer on this silicon wafer while heating this silicon wafer. The inside of the total measured value of the surface roughness according to the laser scattered-light detecting method about said silicon epitaxial layer, The manufacture approach of a silicon epitaxial wafer characterized by optimizing the temperature distribution of said silicon wafer so that the field internal division cloth of the surface roughness computed except for the measured value contained in less than 0.3% of accumulation frequency, respectively from the upper limit and lower limit side may be pressed down to 0.02 ppm or less.

[Claim 5] Support of said susceptor the end of two or more supporter material which branched from the point of a perpendicular revolving shaft to the radial It carries out by making the periphery section rear face which surrounds the installation part of said silicon wafer contact. And the distance from the periphery edge of this susceptor to the contact part of the end of this supporter material The manufacture approach of the silicon epitaxial wafer according to claim 4 characterized by setting the temperature fall of a wafer edge to the maximum temperature within a field of the silicon wafer laid on this susceptor as the value which can be held down within 7 degrees C.

[Claim 6] The manufacture approach of the silicon epitaxial wafer according to claim 4 characterized by setting the temperature fall of a wafer edge to the maximum temperature within a field of the silicon wafer laid on this susceptor in the distance between the rear face of said susceptor, and said supporter material as the value which can be held down within 7 degrees C.

[Claim 7] The manufacture approach of the silicon epitaxial wafer according to claim 5 or 6 characterized by performing heating of said silicon wafer to the surroundings of the medial axis by which eccentricity was carried out using two or more radiation heat lamps arranged at axial symmetry from the revolving shaft of said susceptor.

[Claim 8] The manufacture approach of a silicon epitaxial wafer according to claim 4 characterized by adjusting field intima thickness distribution of a silicon epitaxial layer after optimizing distribution whenever [field internal temperature / of said silicon wafer].

[Claim 9] The manufacture approach of the silicon epitaxial wafer according to claim 4 characterized by using one in two or more contact parts of the rear-face periphery section of this susceptor, and said supporter material for positioning of this susceptor on the occasion of support of said susceptor.

[Claim 10] The manufacture approach of the silicon epitaxial wafer according to claim 4 characterized by performing vapor growth of the silicon epitaxial layer to said silicon wafer top by single wafer processing.

[Translation done.]

*** NOTICES ***

JPO and NCIPPI are not responsible for any
damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] Especially this invention relates to highly precise management of the surface roughness of the silicon epitaxial layer which led equalization whenever [field internal temperature / of a silicon wafer] about a silicon epitaxial wafer and its manufacture approach.

[0002]

[Description of the Prior Art] The design rule of a semiconductor device has already reached the level of a subquarter micron on practical use level. If the amount of handling charges of a semiconductor device decreases by detailed-ization, a possibility that few minute defects near the silicon single crystal substrate front face may also have effect fatal to a device property will become larger than before, and especially the performance degradation of a bipolar circuit or a CMOS circuit will pose a problem. Then, the silicon single crystal ingot which was able to be pulled up from melt is replaced with a slice and the silicon single crystal substrate manufactured by carrying out mirror polishing from now on, and it is expected that use of the silicon epitaxial wafer which the front face is made to carry out vapor growth of the silicon epitaxial layer further, and is obtained increases. Henceforth, a silicon single crystal substrate and a silicon epitaxial wafer are collectively named a silicon wafer generically.

[0003] Advanced thickness homogeneity is required in a silicon epitaxial wafer. Since the silicon single crystal substrate from the first is flat to altitude, this thickness homogeneity may be put in another way as the surface smoothness of the silicon epitaxial layer by which vapor growth is carried out on this silicon single crystal substrate. Advanced surface smoothness is required because it is necessary to earn a process margin, since wavelength of the exposure light used for a photolithography in recent years is short-wavelength-sized to an far-ultraviolet-rays wavelength region and the depth of focus is decreasing remarkably. And it becomes still severer as the aperture of a silicon wafer expands this demand above it further by 300mm from the 200 presentmm.

[0004] The example of 1 configuration of the gaseous-phase thin film growth equipment 20 of single wafer processing is shown in drawing 8. This equipment makes the vapor growth of a thin film perform, carrying out radiation heating of the silicon wafer W laid one sheet at a time in the reaction container 21 which consists of a transparency quartz using infrared lamps 29a and 29b from the upper and lower sides. These infrared lamps 29a and 29b are arranged by concentric circular [of a duplex], and an outside lot and infrared lamp 29b constitute [infrared lamp 29a] the inside lot. The inside of the above-mentioned reaction container 21 is divided into up space 21a and lower space 21b by the susceptor 25 for laying the silicon wafer W. Besides, by section space 21a, the material gas introduced with H₂ gas which is carrier gas from the gas supply hole 22 flows in the direction of drawing Nakaya mark A, forming a laminar flow for the front face of the silicon wafer W mostly, and it is discharged from the exhaust hole 24 of the opposite side. H₂ gas which is purge gas is supplied to lower space 21b with high pressure rather than the above-mentioned material gas. Purge gas is made into high pressure for preventing penetration of the material gas from the clearance between the reaction container 21 and a susceptor 25 to lower space 21b.

[0005] The support means which consists of a quartz for supporting the above-mentioned susceptor 25 from the rear face, and the lift pin 28 for detaching and attaching the silicon wafer W on a susceptor 25 are built in above-mentioned lower space 21b. The above-mentioned support means consists of a revolving shaft 26 and two or more spokes 27 which branch from this revolving shaft 26 to a radial. It is made as [support / this] by carrying out fitting to the crevices 25c and 25d where the perpendicular pins 27b and 27c were formed in the end of the above-mentioned spoke 27, and the point of a revolving shaft 26, respectively, and the tip of these perpendicular pins 27b and 27c was established in the rear face of the above-mentioned

susceptor 25, respectively. The above-mentioned revolving shaft 26 is made pivotable in the direction of drawing Nakaya mark C by the driving means which is not illustrated.

[0006] The diameter of a head is expanded and the above-mentioned lift pin 28 is hung from the taper-like side-attachment-wall section of through tube 25b prepared in the base of sedentary reeling **** 25a of the susceptor 25 for this head to lay the silicon wafer W. The shank of the lift pin 28 is inserted in through tube 27a drilled in the halfway section of a spoke 27, and is made as [hang / to stability / this lift pin 28].

[0007] Rise and fall of a support means perform attachment and detachment of the silicon wafer W on a susceptor 25. For example, when removing the silicon wafer W from a susceptor 25, as shown in drawing 9, a support means is dropped, and the tail of the lift pin 28 is made to contact the wall of lower space 21b of the reaction container 21. The lift pin 28 energized by this attaches to the rear face of the silicon wafer W in the head, and surfaces this silicon wafer W to the upper part of sedentary reeling **** 25a. Then, the handler which is not illustrated in the space between a susceptor 25 and the silicon wafer W is inserted, and delivery and conveyance of the silicon wafer W are performed.

[0008] As a component of the above-mentioned susceptor 25, what coated the graphite base material with the coat of SiC (silicon carbide) is usually used. Although it is connected with the mainstream of the heating method of the gaseous-phase thin film growth equipment of the time of development having been high-frequency induction heating that the graphite is chosen as a base material, it is because there is a merit of that it is easy to obtain a high grade article, that processing is easy, excelling in thermal conductivity, being hard to damage. However, although a graphite is a porous body therefore, it has problems, like that occluded gas may be emitted into a process, and a graphite and material gas react in process of gaseous-phase thin film growth, and the front face of a susceptor changes to SiC, and the wrap configuration generalized the front face with the SiC coat from the beginning. The SiC coat is usually formed of CVD (chemical vapor deposition). It considers as the SiC coating of a graphite base material like [the component of the above-mentioned lift pin 28] the susceptor 25.

[0009]

[Problem(s) to be Solved by the Invention] By the way, although the demand to the display flatness of a silicon epitaxial wafer is increasing severity every year, even if it carries out with the single-wafer-processing gaseous-phase thin film growth equipment which passed through the device on the above configurations and an ingredient, the location within a field of a silicon epitaxial wafer has shown that a difference is in the thickness of an epitaxial layer. When the thickness of a silicon epitaxial layer exceeds 8 micrometers in general especially, there is an inclination for the difference of the thickness within a field of a silicon epitaxial layer to be emphasized by even the level which is not desirable practically.

[0010] Thickness distribution of the silicon epitaxial layer observed by this invention persons is shown about the case where drawing 10 is made to carry out vapor growth of the silicon epitaxial layer (resistivity = 10 ohm-cm) of p mold by 15 micrometers in target thickness on the diameter of 200mm, field bearing (100) on the front face of main, and p+ mold silicon single crystal substrate of resistivity 0.01 ohm-cm - 0.02 ohm-cm. (a) Drawing makes the longitudinal direction the direction which intersects perpendicularly with a lengthwise direction and this the direction which goes to the notch N (notch) which shows the measurement direction of thickness distribution and shows crystal orientation. (b) Thickness distribution and the (c) Fig. show the thickness distribution over the lengthwise direction distance from the core of the silicon epitaxial wafer EW, respectively. [as opposed to the lateral distance from the core of the silicon epitaxial wafer EW in drawing]

[0011] At the core of the silicon epitaxial wafer EW, it is in the inclination for silicon epitaxial layer thickness to fall so that more clearly than these drawings. By the collapse of this thickness, flatness is SEMI (Semiconductor Equipment and Materials International). Since it becomes extremely large with about 0.3 micrometers by SFQD (SEMI M1-96) by definition, in manufacture of a silicon epitaxial wafer, the percent defective of flatness may exceed 4%. SFQD according to the definition of SEMI here divides the whole wafer surface into the cel of 20mm angle, and expresses with an absolute value the maximum of the difference in elevation with the heights or the crevice generated in the datum level for which it asked by the best fitting method, and each cel.

[0012] It was newly found out by this invention persons that the same inclination is observed also in drawing 11 which shows the result of having measured the field internal division cloth of the surface roughness of a silicon epitaxial layer using laser scattered-light detection equipment. Laser scattered-light detection equipment is equipment which detects the magnitude of a particle or field granularity by measuring the reinforcement of the scattered light which scans a silicon wafer side and is obtained by the laser beam. The reinforcement of the scattered light is expressed using the unit of ppm. For example, it

means that the scattered light of the reinforcement of 0.5/1 million was measured to the reinforcement of incident light in 0.5 ppm. Moreover, since it is proportional to the magnitude of surface roughness, when the reinforcement of the scattered light is large, as for the reinforcement of the scattered light, it turns out that irregularity is comparatively large, for example. although laser scattered-light detection equipment can measure the whole main front face of a silicon wafer, since the scattered reflection light of level which cannot be disregarded from a chamfer in the periphery section of a silicon wafer side is measured by coincidence, the measured value obtained in number mm of pieces of the periphery section of a silicon wafer side is usually excepted.

[0013] In drawing 11, the front face of the silicon epitaxial wafer EW can be divided roughly into each field of A-D according to the magnitude of the surface roughness. Since the reinforcement of the scattered light is as large as 0.345 ppm - 0.365 ppm in the field B which the field A occupied to an arc and this field A break off, and makes the shape of an island focusing on the inside of an eye so that the periphery of a wafer may be equally divided in general into three, it turns out that comparatively big surface roughness has occurred. In the field D which the field C generated in the shape of a circle in the core of a wafer and the above-mentioned field A break off on the other hand, and is generated near an eye at punctiform, the reinforcement of the scattered light is as small as 0.330 ppm - 0.335 ppm, and it turns out that surface roughness is comparatively small. The difference of the maximum (0.365 ppm) of the reinforcement of this scattered light and the minimum value (0.330 ppm) shows that there is 0.035 ppm variation, when expressed with the reinforcement of the scattered light to the surface roughness of the above-mentioned silicon epitaxial wafer EW.

[0014] Thus, also in drawing 11 which shows the distribution situation of the surface roughness of the silicon epitaxial wafer EW, there is an inclination for surface roughness to become small at the core of the silicon epitaxial wafer EW like drawing 10. However, variation of thickness cannot be directly presumed from surface roughness. It is because the variation of thickness will be influenced by the field internal division cloth of the amount of supply of not only distribution but material gas whenever [field internal temperature / of a silicon wafer] to surface roughness mainly depending for this on distribution whenever [field internal temperature / of a silicon wafer].

[0015] However, when a design rule assumes anyway application in the future semi-conductor process reduced to 0.13 micrometers or less, the above thickness distribution cannot be permitted practically. Then, this invention aims at offering the silicon epitaxial wafer which has improved the field internal division cloth of flatness and thickness, and its manufacture approach while it improves the homogeneity of the surface roughness of a silicon epitaxial layer further.

[0016]

[Means for Solving the Problem] The silicon epitaxial wafer of this invention has the silicon epitaxial layer by which the field internal division cloth of this surface roughness computed except for the measured value contained in less than 0.3% of accumulation frequency, respectively from the inside of the total measured value of the surface roughness by the laser scattered-light detecting method and an upper limit and lower limit side was pressed down by 0.02 ppm or less. It is almost equal to excepting the measured value of $x^{**}3\sigma$ (σ is standard deviation) centering on the average x of total measured value which exists out of range to except the measured value contained in less than 0.3% of accumulation frequency from a vertical edge, respectively.

[0017] In order for this invention persons to manufacture such a silicon epitaxial wafer While improving the configuration of the support means which consists of a quartz and omitting perpendicular pin 27c of an above-mentioned center It comes to propose a header and this invention for a good result being obtained by shifting the contact location on the rear face of a susceptor of the end (equivalent to above-mentioned perpendicular pin 27b) of supporter material (equivalent to the above-mentioned spoke 27) to a periphery side conventionally. At this time, the distance from the periphery edge of the above-mentioned susceptor to the contact part of the end of the above-mentioned supporter material is set as the value which can suppress the temperature fall of a silicon wafer edge to the maximum temperature within a field of a silicon wafer within 7 degrees C.

[0018] Moreover, although the above-mentioned susceptor rotates around a predetermined revolving shaft, when heating means are two or more infrared lamps arranged around the predetermined medial axis, it can reach the radiant heat of a heating means from slanting down one also to the conventional covered part by the support means by carrying out eccentricity of this medial axis to the revolving shaft of a susceptor. Therefore, the local temperature fall within a susceptor side can be eased, and thickness reduction of the thin film in the correspondence part of the silicon wafer on this susceptor can be prevented. Furthermore, the

effect of supporter material can be eased also by detaching the distance between the rear face of a susceptor, and supporter material conventionally. The above-mentioned distance is set as the value which can suppress the difference of the maximum temperature within a silicon wafer side, and the minimum temperature within 7 degrees C.

[0019]

[Embodiment of the Invention] This invention is proposed paying attention to having the inclination for the field internal division cloth of the surface roughness of the silicon epitaxial layer measured using laser scattered-light detection equipment to be similar to thickness distribution of the silicon epitaxial layer resulting from the heterogeneity of temperature. Although surface roughness will decrease if growth temperature is low as surface roughness has growth temperature and correlation and it is shown in drawing 1, there is an inclination which increases as growth temperature becomes high. And that 0.02 ppm of surface roughness change near 1130 degree C which is general silicon epitaxial growth temperature means that a 7-degree C growth temperature gradient exists locally. In the supply rate-limiting temperature region 1050 degrees C or more where the usual silicon epitaxial growth is performed, if a growth temperature gradient is made into 7 degrees C or less, even if growth temperature will not change substantially but will see locally, a uniform growth rate can be attained.

[0020] When drawing 11 shown above is seen again bearing this in mind, as for the field C of the center of the silicon epitaxial wafer EW, and the field D of the three circumferences, it turns out that temperature is a low field relatively. These fields C and D are equivalent to the contact part of perpendicular pin 27c and the lift pin 28, respectively. Although Field C is a part where perpendicular pin 27c is contacted from a rear face, the heat of infrared lamp 29b cannot reach easily due to the spatial electric shielding by the revolving shaft 26, for this reason it is thought that the temperature fall has arisen. Although Field D is a part where the lift pin 28 is contacted from a rear face, since the thermal conductivity of the graphite base material which is the component of the lift pin 28 is very high, it is thought that the heat dissipation which makes the lift pin 28 a heat-conduction path arose, for this reason the temperature fall has arisen. The island-like field B is a field where mist and temperature are higher than a perimeter, and is equivalent to the arrangement part of the spoke 27 prolonged in the three directions from a medial axis 26. In order that the quartz which is the component of this spoke 27 may originate in the lowness of thermal conductivity and may demonstrate the big accumulation effectiveness, once it is heated, it will be considered to raise the temperature of that near.

[0021] This invention tends to make it equalize distribution whenever [field internal temperature] by devising the configuration of a support means by which the temperature distribution within a silicon wafer side may be affected in this way. As one of the device of this, contract the distance from the periphery edge of a susceptor to the contact part of the end of said supporter material conventionally, namely, although a contact part is kept away from the periphery section of a silicon wafer With the specification of gaseous-phase thin film growth equipment, the output of the diameter of a susceptor, thickness, thermal conductivity, and a heating means differs from a configuration, a dimension, etc. of an end of supporter material, and not all the optimum values of the above-mentioned distance can specify them generally with a dimension. In this invention, "the value which can suppress the temperature fall of a wafer edge to the maximum temperature within a field of the silicon wafer laid on a susceptor within 7 degrees C", and the convention by temperature are made for giving universality to a convention.

[0022] an example 1 -- here, the silicon epitaxial wafer of this invention is explained, referring to drawing 2. In addition, even if the display pitch of the surface roughness of drawing 2 is smaller than the case of drawing 11 shown above and it is the same hatching, the surface roughness which it means differs. This silicon epitaxial wafer EW grows up a p-type silicon epitaxial layer (resistivity = 10ohm and cm) in 15 micrometers in target thickness on p+ mold silicon single crystal silicon wafer of field bearing (100) on the diameter of 200mm, and the front face of main.

[0023] Although the same field A-C as drawing 11 of the above-shown which shows the conventional example is seen by drawing 2 which shows this invention, the ways of appearing differ considerably. First, the field A of the surface roughness rise region which has appeared in the periphery of the silicon epitaxial wafer EW of drawing 2 at three places is considerably reduced rather than drawing 11 which shows the conventional example. By drawing 2 which shows this invention, the field B which is a surface roughness rise region which had appeared in the shape of an island in drawing 11 is not isolated, but is equally distributed by the inside of a silicon wafer side. Moreover, the field C of a core has appeared like drawing 11 not as a clear circular surface roughness fall region but as a rather ambiguous surface roughness rise region. The punctiform field D seen by drawing 11 has not appeared in drawing 1.

[0024] In this invention, it asks for the field internal division cloth of surface roughness except for the measured value contained in less than 0.3% of accumulation frequency, respectively from the inside of the total measured value of the surface roughness by the laser scattered-light detecting method, and an upper limit and lower limit side. In the case of the silicon epitaxial wafer EW shown in drawing 1, the measured value contained in less than 0.3% of accumulation frequency is the field (0.08% of frequency) of 0.334 ppm or less of surface roughness, and the field (0.15% of frequency) of 0.352 ppm or more of surface roughness. Therefore, the maximum of the granularity within a field of this silicon epitaxial wafer is set to 0.352 ppm, the minimum value is set to 0.334 ppm, and the field internal division cloth of surface roughness is set to $0.352 - 0.334 = 0.018$ ppm. This value is in within the limits with a value of 0.02 ppm specified by this invention, and it was checked that it is the silicon epitaxial wafer which has the very uniform granularity distribution within a field.

[0025] Moreover, thickness distribution of the silicon epitaxial wafer EW of this invention is shown in drawing 3. Here, the (a) Fig. makes the longitudinal direction the direction which intersects perpendicularly with a lengthwise direction and this the direction which goes to the notch N (notch) which shows the measurement direction of thickness distribution and shows crystal orientation. (b) Thickness distribution and the (c) Fig. show the thickness distribution over the lengthwise direction distance from the core of the silicon epitaxial wafer EW, respectively. [as opposed to the lateral distance from the core of the silicon epitaxial wafer EW in drawing] Most depression of the silicon epitaxial layer thickness in a wafer core has not appeared so that more clearly than these drawings. Moreover, at a wafer core, maximum is 0.17 micrometers also in 0.01 micrometers and the whole wafer, and SFQD by the definition of SEMI has improved sharply as compared with the former.

[0026] Moreover, in manufacture of a silicon epitaxial wafer, the percent defective of the flatness based on SFQD is improvable to 0.7% or less by holding down to 0.02 ppm or less which specifies the field internal division cloth of the surface roughness of a silicon epitaxial layer by this invention. That is, the silicon epitaxial wafer with which the surface roughness of a silicon epitaxial layer was stopped by 0.02 ppm or less specified by this invention does not cause the local thickness change or flatness change resulting from a local temperature change.

[0027] an example 2 -- here, the example of 1 configuration of the gaseous-phase thin film growth equipment 10 of single wafer processing used for manufacture of the silicon epitaxial wafer shown in the example 1 is explained, referring to drawing 4 thru/or drawing 6. The typical sectional view which the typical sectional view in which drawing 4 shows the example of a configuration of gaseous-phase thin film growth equipment, and drawing 5 expand the part, and is shown, and drawing 6 R>6 are the top views which looked at the susceptor from the rear face. This equipment makes vapor phase epitaxial growth perform, heating the silicon wafer W set one sheet at a time in the reaction chamber 1 which consists of a transparency quartz using an infrared lamp 9 from the upper and lower sides. The interior of the above-mentioned reaction container 1 is divided into up space 1a and lower space 1b by the susceptor 5 for laying Wafer W.

[0028] The above-mentioned susceptor 5 is a disk object with a diameter [of 250mm], and a thickness of 4mm which consists of an ingredient which coated the graphite base material with the CVD coat of SiC, and sedentary reeling **** 5a is formed in the top face as an installation part of the silicon wafer W. When laying for example, a 8 inch wafer (diameter of 200mm), let the dimensions of sedentary reeling **** 5a be the diameter of 205mm, and a depth of 1mm. Moreover, as shown in drawing 6, in the part which the end of supporter material, i.e., the head of perpendicular pin 7b with which the end of the below-mentioned spoke 7 was equipped, is made to contact, crevice 5c and 5d of crevices with a diameter [of 10mm] and a depth of 2mm with a diameter [of 4mm] and a depth of 2mm are formed in the rear-face periphery section of a susceptor 5. Here, since there are three spokes 7, the above-mentioned crevices 5c and 5d separate 120 degrees of central angles, and are allotted at equal intervals. Here, the core of crevice 5b is considered to be the core and equal of perpendicular pin 7b, and the distance from the periphery edge of a susceptor 5 to a Crevices [5c and 5d] core is defined as the distance d1 between periphery marginal-perpendicular pins. Here, it could be $d1=5$ mm as an example. This is the location which visited 6mm outside conventionally.

[0029] By the way, with conventional equipment as shown in drawing 8 shown above, perpendicular pin 27c is prepared on extension of a revolving shaft 26, and alignment of a susceptor 25 and supporter material was performed using 25d of crevices on the rear face of a susceptor center section for receiving this perpendicular pin 27c. However, since such alignment cannot be performed in this invention which omitted the perpendicular pin of a center section, one of the crevices of a periphery is instead used for alignment. Therefore, compared with 5d of other two crevices, the diameter of the above-mentioned crevice 5c is

reduced. That is, crevice 5c which has the diameter which can hold perpendicular pin 7b of the end of a spoke 7 that there is almost no clearance is used for alignment, and some allowances are given to 5d of other two crevices.

[0030] In up space 1a in the reaction container 1, in the front face of the silicon wafer W, the material gas introduced from the gas supply hole 2 with H₂ gas which is carrier gas flows in the direction of drawing Nakaya mark A, forming a laminar flow mostly, and is discharged from the exhaust hole 4 of the opposite side. H₂ which is purge gas in high pressure from the above-mentioned material gas at lower space 1b Gas is supplied. Purge gas is made into high pressure for preventing penetration of the material gas from the clearance between the reaction container 1 and a susceptor 5 to lower space 1b. The support means which consists of a quartz for supporting the above-mentioned susceptor 5 from that rear face, and the lift pin 8 for detaching and attaching the silicon wafer W on a susceptor 5 are built in this lower space 1b.

[0031] The above-mentioned support means consists of a revolving shaft 6 and three spokes 7 which branch from this revolving shaft 6 to a radial. It is made as [support / this] by carrying out fitting to crevice 5c by which perpendicular pin 7b was prepared in the end of the above-mentioned spoke 7, and the tip was established in the rear face of the above-mentioned susceptor 5. The member which is equivalent to the perpendicular pin contacted by the central rear face of a susceptor on extension of a revolving shaft like conventional equipment does not exist in the equipment of this invention. The distance between the rear face of the above-mentioned susceptor 5 and a spoke 7 is defined as the distance d2 between susceptor-spokes. Here, it could be d2=15mm as an example. The above-mentioned revolving shaft 6 is made pivotable in the direction of drawing Nakaya mark C by the driving means which is not illustrated.

[0032] The diameter of a head is expanded and the above-mentioned lift pin 8 is hung from the taper-like side-attachment-wall section of through tube 5b prepared in the base of sedentary reeling **** 5a of the susceptor 5 for this head to lay the silicon wafer W. The shank of the lift pin 8 is inserted in through tube 7a drilled in the halfway section of a spoke 7, and is made as [hang / to stability / this lift pin 8]. As a component of this lift pin 8, what coated the SiC base material with this example with the SiC coat was adopted. The above-mentioned SiC base material has low thermal conductivity compared with the conventional graphite base material. Rise and fall of a support means perform attachment and detachment of the silicon wafer W on a susceptor 5. For example, when removing the silicon wafer W from a susceptor 5, a support means is dropped and the tail of the lift pin 8 is made to contact the wall of lower space 1b of the reaction container 1. The lift pin 8 energized by this attaches to the rear face of the silicon wafer W in the head, and surfaces this silicon wafer W to the upper part of sedentary reeling **** 5a. Then, the handler which is not illustrated in the space between a susceptor 5 and the silicon wafer W is inserted, and delivery and conveyance of the silicon wafer W are performed.

[0033] As for the above-mentioned infrared lamps 9a and 9b, two or more lamps are arranged by concentric circular [of a duplex]. In infrared lamp 9a, an outside lot and infrared lamp 9b constitute the inside lot, and the spatial medial axis of these each class is in agreement with the revolving shaft 6 of the above-mentioned susceptor 5. It is made as [control / the amount of energization / to these 2 sets of infrared lamps 9a and 9b / independently], therefore accommodation of the amount of heating by these 2 sets is enabled independently.

[0034] Here, vapor growth of a silicon epitaxial layer was actually performed using above gaseous-phase thin film growth equipment. The used silicon single crystal substrate is a silicon single crystal substrate of p+ mold of field bearing (100) on the diameter of 200mm, and the front face of main, and grew up the silicon epitaxial layer (resistivity = 10 ohm-cm) of p mold in 15 micrometers in target thickness on this. Epitaxial growth conditions were carried out as follows as an example.

H₂ annealing conditions: 1130 degrees C and 45-second epitaxial growth temperature: 1130 degree-CH₂ flow rate: a part for 40l.-- material gas (three are diluted with SiHClH₂) flow rate: a part for 12l.-- dopant (B-2 H₆ is diluted with H₂) flow rate: By 100ml/, on the occasion of growth of a silicon epitaxial layer, the temperature distribution of a silicon single crystal substrate were optimized so that the field internal division cloth of the surface roughness of a silicon epitaxial layer might be first pressed down to 0.02 ppm or less as mentioned above. And next, the amount of supply of material gas was adjusted and the thickness distribution in a wafer was adjusted.

[0035] Thus, the silicon epitaxial wafer mentioned above in the example 1 was obtained. Surface roughness distribution of this silicon epitaxial wafer EW is 0.018 ppm, and it turns out that the device on the equipment configuration above-mentioned [for suppressing the difference of the maximum temperature within a field of the silicon wafer W and the minimum temperature within 7 degrees C from the magnitude of that surface roughness distribution] is reflected. First, it is the result of omitting the perpendicular pin

contacted by the susceptor center-section rear face, and making the output of inside infrared lamp 9b into size compared with the output of outside infrared lamp 9a that the surface roughness fall of the field C of a wafer center section, i.e., a temperature fall, was suppressed. Moreover, Field A was relatively reduced because the contact location of perpendicular pin 7b of the end of a spoke 7 was conventionally brought near by the periphery side. Furthermore, Field B became not clear because the distance d2 between susceptor-spokes was expanded conventionally. Furthermore, Field D disappeared because thermal conductivity adopted the low SiC base material as a component of the lift pin 8 compared with the conventional graphite base material.

[0036] By the way, in above equipment, it is also effective to expand the distance d2 between susceptor-spokes, and to carry out eccentricity of the spatial medial axis of an infrared lamp assembly to the revolving shaft 6 of a susceptor. The example of a configuration of this gaseous-phase thin film growth equipment is shown in drawing 7. Although the basic configuration of the gaseous-phase thin film growth equipment 11 shown in this drawing is almost the same as the gaseous-phase thin film growth equipment 10 shown in drawing 4 shown above, let distance d2 between susceptor-spokes be size from d1. Moreover, the axis X1 of a revolving shaft 6 and the medial axis X2 of the assembly of infrared lamps 9a and 9b are not in agreement. It is possible to equalize surface roughness distribution of a silicon epitaxial wafer further by this configuration.

[0037] Since vapor growth can be performed within the limits of the temperature gradient which can secure a uniform growth rate substantially even if it concludes locally that it is based on the manufacture approach of this invention, a silicon epitaxial wafer without the local thickness change resulting from a local temperature change or flatness change can be manufactured. After optimizing the temperature distribution of a silicon wafer so that the field internal division cloth of the surface roughness of a silicon epitaxial layer may be pressed down to 0.02 ppm or less since the thickness variation in the wafer generated by the manufacture approach of this invention will become what originates only in the field internal division cloth of the amount of supply of material gas substantially, if it puts in another way, thickness can manufacture a much more uniform silicon epitaxial wafer by adjusting the amount of supply of material gas suitably further. For example, in drawing 10 of the above-shown which shows the conventional silicon epitaxial wafer EW, the thickness distribution which had about 0.4 micrometers in the wafer side has been improved by even about 0.2 micrometers of one half, as shown in drawing 3 by the manufacture approach of this invention.

[0038] As mentioned above, although the gestalt of operation of this invention was explained, this invention is not limited to these at all. For example, about the number of the spoke which branches from the configuration of a support means or a lift means, or the point of a revolving shaft, the aperture of the silicon wafer to be used, the conditions of silicon epitaxial growth, and the details of the configuration of gaseous-phase thin film growth equipment, modification, selection, and combination are possible suitably.

[0039]

[Effect of the Invention] Since amelioration on a configuration or a dimension was performed to the support means with the gaseous-phase thin film growth equipment of this invention and the relative position with a heating means was changed if needed so that clearly also from the above explanation The temperature distribution of the susceptor by the radiant heat from a heating means are optimized, and while the surface roughness homogeneity of the film of a silicon epitaxial layer is improved on the silicon wafer laid in this susceptor by this, the field internal division cloth of flatness and thickness is improved. This invention is a technique which raises the practicality ability of the single-wafer-processing gaseous-phase thin film growth equipment with which becoming in use with diameter[of macrostomia]-izing of a silicon wafer is expected, it is especially effective in production of the silicon epitaxial wafer of high quality, and the value on the industry in the semi-conductor manufacture field is very high.

[Translation done.]

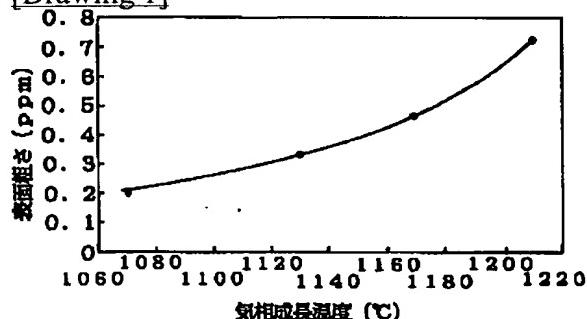
* NOTICES *

JPO and NCIPD are not responsible for any damages caused by the use of this translation.

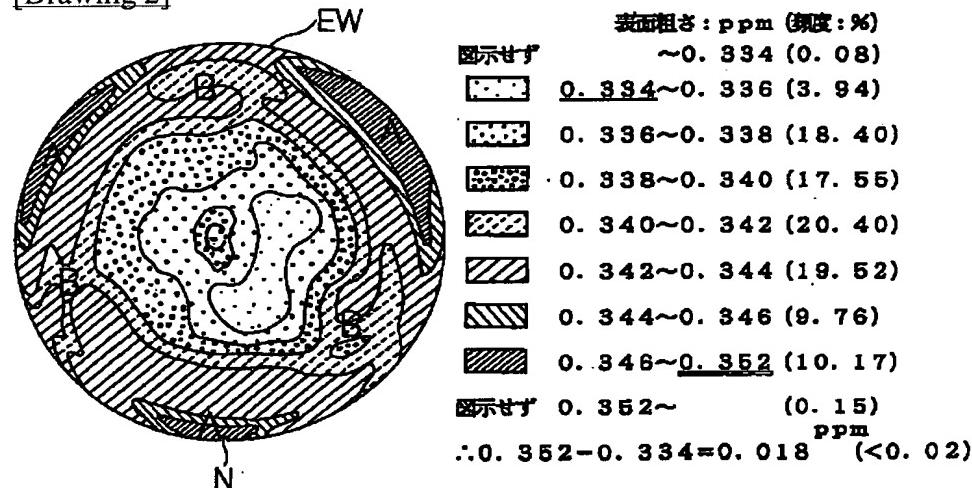
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DRAWINGS

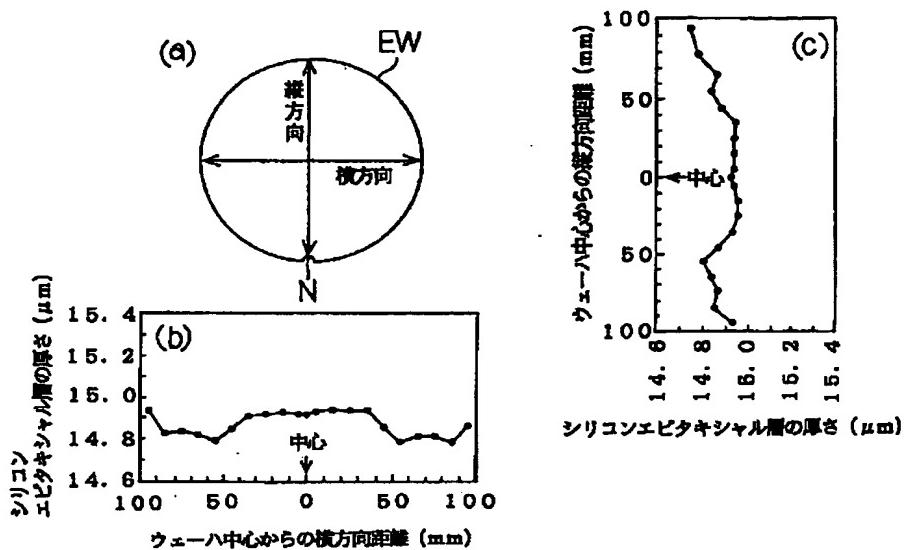
[Drawing 1]



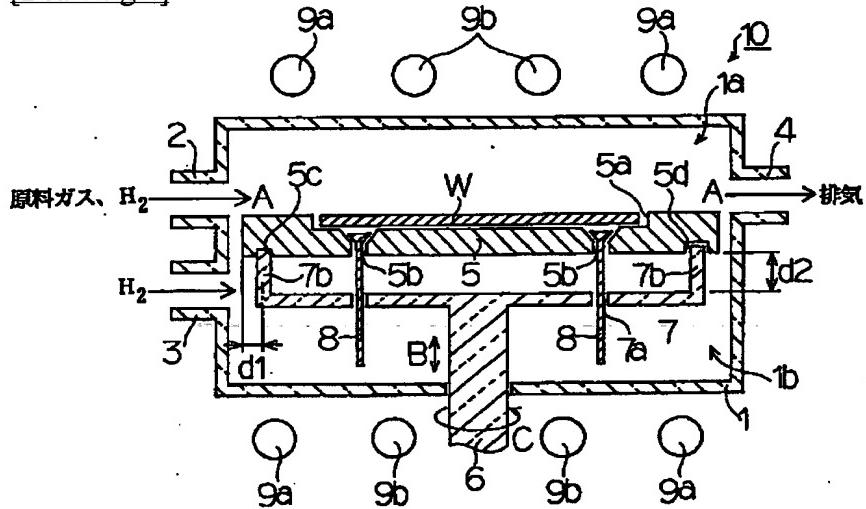
[Drawing 2]



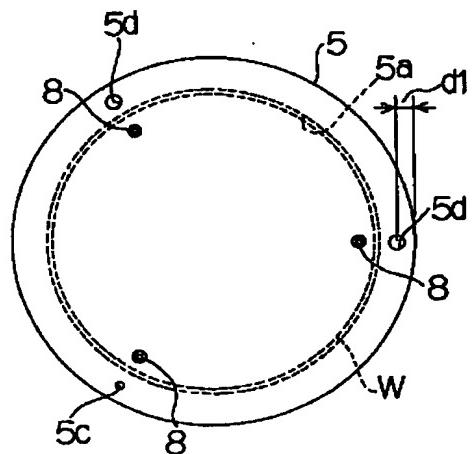
[Drawing 3]



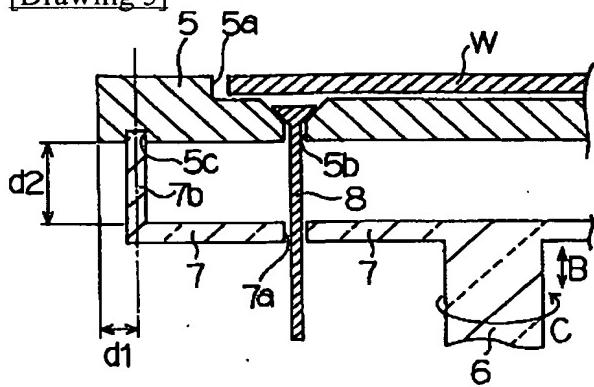
[Drawing 4]



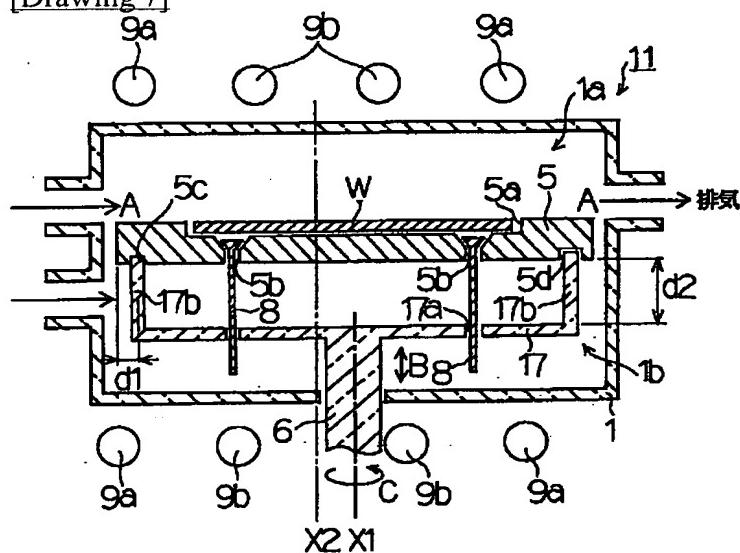
[Drawing 6]



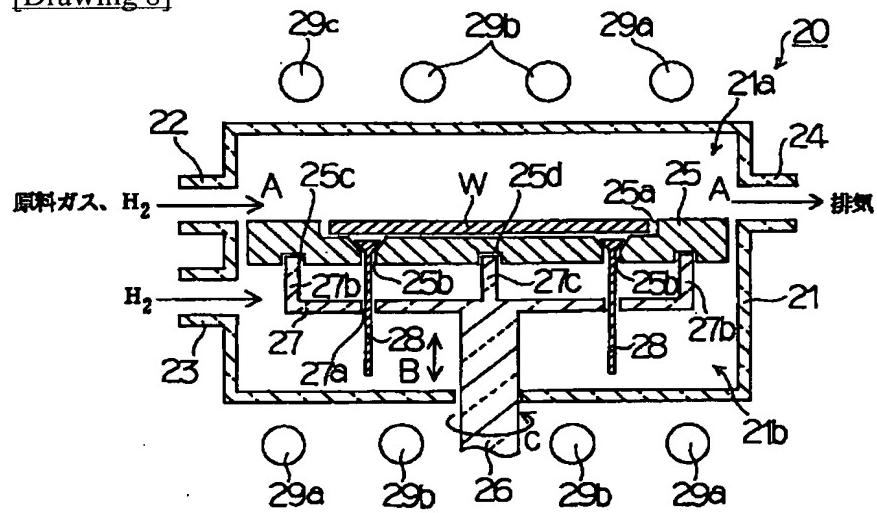
[Drawing 5]



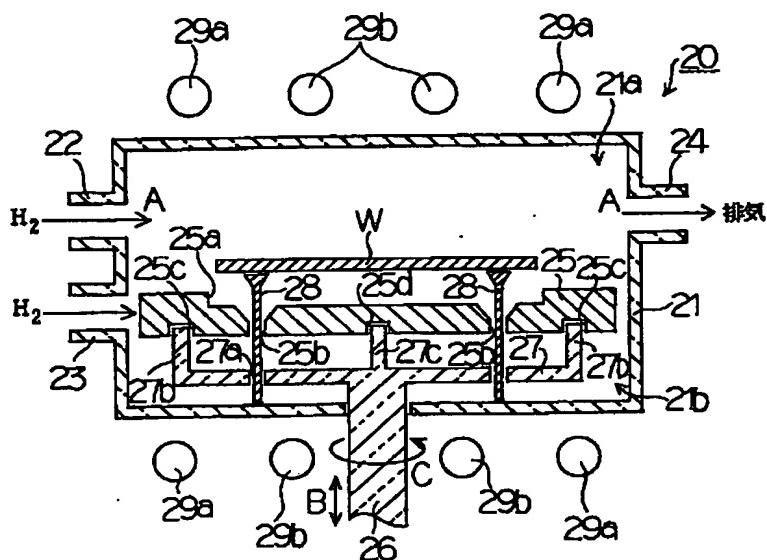
[Drawing 7]



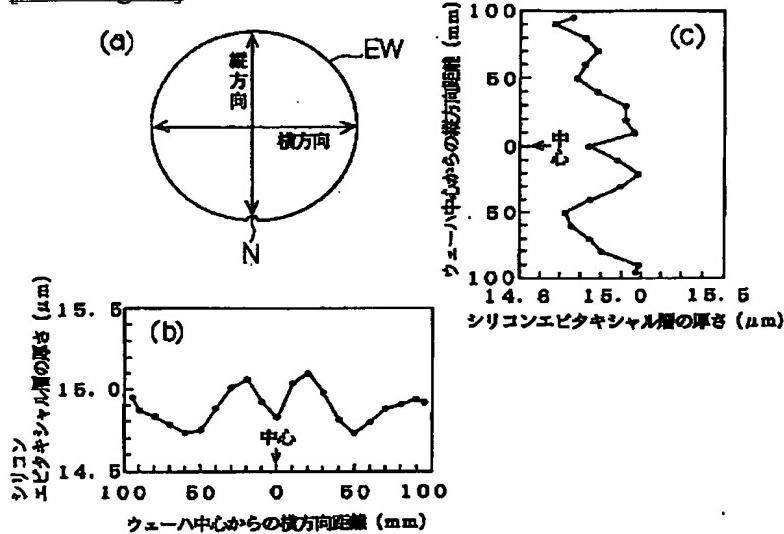
[Drawing 8]



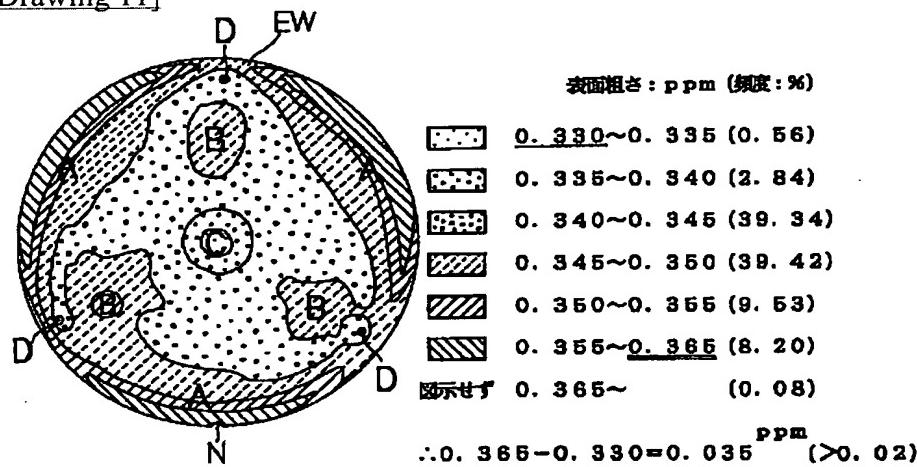
[Drawing 9]



[Drawing 10]



[Drawing 11]



[Translation done.]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-103696

(P2000-103696A)

(43)公開日 平成12年4月11日 (2000.4.11)

(51) Int.Cl.⁷

C 30 B 29/06
H 01 L 21/205

識別記号

504

F I

C 30 B 29/06
H 01 L 21/205

テマコト[®] (参考)

504 F

(21)出願番号 特願平11-211185

(22)出願日 平成11年7月26日 (1999.7.26)

(31)優先権主張番号 特願平10-228665

(32)優先日 平成10年7月29日 (1998.7.29)

(33)優先権主張国 日本 (JP)

(71)出願人 000190149

信越半導体株式会社

東京都千代田区丸の内1丁目4番2号

(72)発明者 荒井 剛

群馬県安中市磯部2丁目13番1号 信越半導体株式会社磯部工場内

(72)発明者 本間 忠明

群馬県安中市磯部2丁目13番1号 信越半導体株式会社磯部工場内

(72)発明者 羽深 等

群馬県安中市磯部2丁目13番1号 信越半導体株式会社半導体磯部研究所内

(74)代理人 100095751

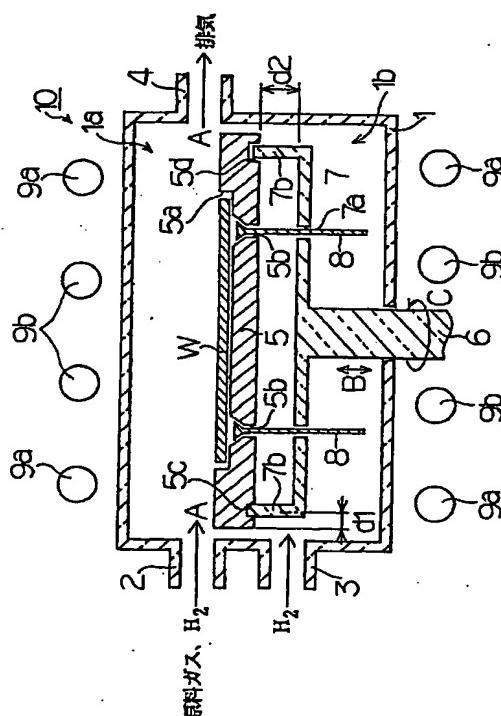
弁理士 菅原 正倫

(54)【発明の名称】シリコンエピタキシャルウェーハおよびその製造方法

(57)【要約】

【課題】 気相薄膜成長装置におけるサセプタ温度の面内分布を最適化し、シリコンエピタキシャルウェーハ層の表面粗さの面内分布を均一化する。

【解決手段】 サセプタ5を裏面中央部では支持せず、回転軸6から放射状に分岐されるスパーク7の先端部の垂直ピン7bを用いて、周縁部裏面でのみ支持する。このとき、シリコンウェーハWの面内最高温度と最低温度との差が7°C以内に抑えられるようにサセプタ5を構成する。これにより、シリコンエピタキシャルウェーハの表面粗さの面内分布を0.02 p.p.m以下に抑えることができる。



【特許請求の範囲】

【請求項1】 レーザ散乱光検出法による表面粗さの全測定値中、上端側および下端側からそれぞれ累積頻度0.3%以内に含まれる測定値を除いて算出した表面粗さの面内分布が0.02ppm以下に抑えられたシリコンエピタキシャル層を有することを特徴とするシリコンエピタキシャルウェーハ。

【請求項2】 前記表面粗さは、ほぼ同心円状の面内分布を有することを特徴とする請求項1記載のシリコンエピタキシャルウェーハ。

【請求項3】 前記シリコンエピタキシャル層が有する膜厚バラツキは、実質的に原料ガスの供給量の面内分布にのみ起因するものであることを特徴とする請求項1記載のシリコンエピタキシャルウェーハ。

【請求項4】 反応容器内に水平に支持された回転式のサセプタ上にシリコンウェーハを載置し、該シリコンウェーハを加熱しながら該シリコンウェーハ上にシリコンエピタキシャル層を気相成長させるシリコンエピタキシャルウェーハの製造方法であって、

前記シリコンエピタキシャル層に關し、レーザ散乱光検出法による表面粗さの全測定値中、上端側および下端側からそれぞれ累積頻度0.3%以内に含まれる測定値を除いて算出した表面粗さの面内分布を0.02ppm以下に抑えるように、前記シリコンウェーハの温度分布を最適化することを特徴とするシリコンエピタキシャルウェーハの製造方法。

【請求項5】 前記サセプタの支持は、垂直な回転軸の先端部から放射状に分岐された複数の支持部材の末端部を、前記シリコンウェーハの載置部位を包囲する周縁部裏面に当接させることにより行い、かつ該サセプタの外周縁から該支持部材の末端部の当接部位までの距離を、該サセプタ上に載置されるシリコンウェーハの面内最高温度に対するウェーハ縁部の温度低下を7°C以内に抑える値に設定することを特徴とする請求項4記載のシリコンエピタキシャルウェーハの製造方法。

【請求項6】 前記サセプタの裏面と前記支持部材との間の距離を、該サセプタ上に載置されるシリコンウェーハの面内最高温度に対するウェーハ縁部の温度低下を7°C以内に抑える値に設定することを特徴とする請求項4記載のシリコンエピタキシャルウェーハの製造方法。

【請求項7】 前記シリコンウェーハの加熱を、前記サセプタの回転軸から偏心された中心軸の回りに軸対称に配置された複数の輻射加熱ランプを用いて行うことを特徴とする請求項5または請求項6に記載のシリコンエピタキシャルウェーハの製造方法。

【請求項8】 前記シリコンウェーハの面内温度分布を最適化した後に、シリコンエピタキシャル層の面内膜厚分布を調整することを特徴とする請求項4記載のシリコンエピタキシャルウェーハの製造方法。

【請求項9】 前記サセプタの支持に際し、該サセプタ

の裏面周縁部と前記支持部材との複数の当接部位の中の1カ所を該サセプタの位置決めに用いることを特徴とする請求項4記載のシリコンエピタキシャルウェーハの製造方法。

【請求項10】 前記シリコンウェーハ上へのシリコンエピタキシャル層の気相成長を枚葉式で行うことを特徴とする請求項4記載のシリコンエピタキシャルウェーハの製造方法。

【発明の詳細な説明】

10 【0001】

【発明の属する技術分野】本発明はシリコンエピタキシャルウェーハおよびその製造方法に関し、特にシリコンウェーハの面内温度均一化を通じたシリコンエピタキシャル層の表面粗さの高精度な管理に関する。

【0002】

【従来の技術】半導体デバイスのデザイン・ルールは、実用レベルで既にサブクオーター・ミクロノンのレベルに到達している。微細化によって半導体デバイスの取扱い電荷量が減少すると、シリコン単結晶基板表面近傍のわずかな微小欠陥もデバイス特性に致命的な影響を与えるおそれが従来以上に大きくなり、特にバイポーラ回路やCMOS回路の性能劣化が問題となる。そこで今後は、融液から引上げられたシリコン単結晶インゴットをスライス、鏡面研磨して製造されるシリコン単結晶基板に替わり、その表面にさらにシリコンエピタキシャル層を気相成長させて得られるシリコンエピタキシャルウェーハの利用が増加するものと予想される。以降、シリコン単結晶基板とシリコンエピタキシャルウェーハとを併せてシリコンウェーハと総称する。

30 【0003】シリコンエピタキシャルウェーハにおいては、高度な厚さ均一性が要求される。この厚さ均一性は、元々のシリコン単結晶基板が高度に平坦であることから、該シリコン単結晶基板上に気相成長されるシリコンエピタキシャル層の平坦性と言い換てもよい。高度な平坦性が要求されるのは、近年のフォトリソグラフィに用いられる露光光の波長が遠紫外線波長域まで短波長化され、焦点深度が著しく低減しているため、少しでもプロセスマージンを稼ぐ必要があるからである。しかもこの要求は、シリコンウェーハの口径が現行の200mmから300mm、さらにはそれより上へと拡大するにつれて、ますます厳しくなってゆく。

40 【0004】図8に、枚葉式の気相薄膜成長装置20の一構成例を示す。この装置は、透明石英からなる反応容器21内に1枚ずつ載置されたシリコンウェーハWを上下より赤外線ランプ29a, 29bを用いて輻射加熱しながら、薄膜の気相成長を行わせるものである。この赤外線ランプ29a, 29bは二重の同心円状に配列されており、赤外線ランプ29aが外側の一組、赤外線ランプ29bが内側の一組を構成している。上記反応容器21内は、シリコンウェーハWを載置するためのサセプタ

25によって上部空間21aと下部空間21bとに分割されている。この上部空間21aでは、ガス供給孔22からキャリアガスであるH₂ガスと共に導入された原料ガスがシリコンウェーハWの表面をほぼ層流を形成しながら図中矢印A方向に流れ、反対側の排気孔24から排出される。下部空間21bには、上記原料ガスよりも高圧にてページガスであるH₂ガスが供給されている。ページガスを高圧とするのは、反応容器21とサセプタ25との間の隙間から下部空間21bへの原料ガスの進入を防止するためである。

【0005】上記下部空間21bには、上記サセプタ25をその裏面から支えるための石英からなるサポート手段と、サセプタ25上でシリコンウェーハWを着脱するためのリフトピン28が内蔵されている。上記サポート手段は、回転軸26と、該回転軸26から放射状に分岐される複数のスパーク27とから構成される。上記スパーク27の末端および回転軸26の先端部には垂直ピン27b, 27cがそれぞれ設けられ、該垂直ピン27b, 27cの先端が上記サセプタ25の裏面に設けられた凹部25c, 25dにそれぞれ嵌合されることによりこれを支えるようになされている。上記回転軸26は、図示されない駆動手段によって図中矢印C方向に回転可能とされている。

【0006】上記リフトピン28は頭部が拡径され、この頭部がシリコンウェーハWを載置するためのサセプタ25の座繰り部25aの底面に設けられた貫通孔25bのテーパ状側壁部に懸吊されている。リフトピン28の軸部はスパーク27の中途部に穿設された貫通孔27aに挿通され、該リフトピン28が安定に垂下されるようになされている。

【0007】サセプタ25上におけるシリコンウェーハWの着脱は、サポート手段の昇降により行う。たとえば、シリコンウェーハWをサセプタ25から取り外す場合、図9に示されるようにサポート手段を下降させ、リフトピン28の尾部を反応容器21の下部空間21bの内壁に当接させる。これによって付勢されたリフトピン28が、その頭部においてシリコンウェーハWの裏面に衝合し、該シリコンウェーハWを座繰り部25aの上方へ浮上させる。この後、サセプタ25とシリコンウェーハWとの間に図示されないハンドラを挿入し、シリコンウェーハWの受け渡しおよび搬送を行う。

【0008】上記サセプタ25の構成材料としては通常、黒鉛基材をSiC(炭化珪素)の被膜でコーティングしたものが用いられている。基材として黒鉛が選択されているのは、開発当初の気相薄膜成長装置の加熱方式の主流が高周波誘導加熱であったことと関連しているが、その他にも高純度品が得やすいこと、加工が容易であること、熱伝導率に優れていること、破損しにくい等のメリットがあるからである。ただし、黒鉛は多孔質体であるが故にプロセス中に吸収ガスを放出する可能性が

あること、また、気相薄膜成長の過程では黒鉛と原料ガスが反応してサセプタの表面がSiCに変化すること等の問題があり、その表面を最初からSiC被膜で覆う構成が一般化したのである。SiC被膜は通常、CVD(化学的気相成長法)により形成されている。上記リフトピン28の構成材料もサセプタ25と同様、黒鉛基材のSiC被覆物とされている。

【0009】

【発明が解決しようとする課題】ところで、シリコンエピタキシャルウェーハの平坦度に対する要求は年々厳しさを増しているが、上述のような構成上および材料上の工夫を経た枚葉式気相薄膜成長装置をもってしても、シリコンエピタキシャルウェーハの面内位置によってエピタキシャル層の厚みに差があることがわかつてきた。特に、シリコンエピタキシャル層の厚みが概ね8μmを超えると、シリコンエピタキシャル層の面内厚さの差が実用上好ましくないレベルにまで強調される傾向がある。

【0010】図10に、直径200mm、主表面の面方位(100)、抵抗率0.01Ω·cm~0.02Ω·cmのp⁺型シリコン単結晶基板上に、目標厚さ15μmでp型のシリコンエピタキシャル層(抵抗率=1Ω·cm)を気相成長させた場合について、本発明者らにより観測されたシリコンエピタキシャル層の膜厚分布を示す。(a)図は膜厚分布の測定方向を示し、結晶方位を示すノッチN(notch)に向かう方向を縦方向、これに直交する方向を横方向としている。(b)図はシリコンエピタキシャルウェーハEWの中心からの横方向距離に対する膜厚分布、(c)図はシリコンエピタキシャルウェーハEWの中心からの縦方向距離に対する膜厚分布をそれぞれ示すものである。

【0011】これらの図より明らかのように、シリコンエピタキシャルウェーハEWの中心において、シリコンエピタキシャル層の厚さが落ち込む傾向にある。この厚さの落込みにより、フラットネスがSEMI(Semiconductor Equipment and Materials International)の定義によるSFQD(SEMI M1-96)で0.3μm程度と極端に大きくなるため、シリコンエピタキシャルウェーハの製造においてフラットネスの不良率が4%を超えることもある。ここで、SEMIの定義によるSFQDとは、ウェーハ全面を20mm角のセルに分割し、ベストフィット法で求めた基準面と各セルに発生している凸部または凹部との標高差の最大値を絶対値で表したものである。

【0012】同様の傾向が、レーザ散乱光検出装置を用いてシリコンエピタキシャル層の表面粗さの面内分布を測定した結果を示す図11においても観察されることが、本発明者らにより新たに見出された。レーザ散乱光検出装置は、レーザ光でシリコンウェーハ面を走査して得られる散乱光の強度を計測することにより、微粒子や面粗さの大きさを検出する装置である。散乱光の強度

は、ppmの単位を用いて表される。たとえば、0.5 ppmとは、入射光の強度に対して百万分の0.5の強度の散乱光が計測されたことを表す。また、散乱光の強度は表面粗さの大きさに比例するので、たとえば散乱光の強度が大きい時には凹凸が比較的大きいことがわかる。レーザ散乱光検出装置は、シリコンウェーハの主表面全体を測定することができるが、シリコンウェーハ面の周縁部では面取り部からの無視し得ないレベルの乱反射光が同時に測定されるので、通常、シリコンウェーハ面の周縁部の幅数mmの範囲で得られた測定値は除外する。

【0013】図11において、シリコンエピタキシャルウェーハEWの表面は、その表面粗さの大きさに応じA～Dの各領域に大別することができる。ウェーハの周辺部を概ね3等分するごとく弧状に占める領域Aと、該領域Aの途切れ目の内側を中心に島状をなす領域Bでは散乱光の強度が0.345ppm～0.365ppmと大きいので、比較的大きな表面粗さが発生していることがわかる。一方、ウェーハの中心部に円状に発生する領域Cと、上記領域Aの途切れ目付近に点状に発生する領域Dでは散乱光の強度が0.330ppm～0.335ppmと小さく、表面粗さは比較的小さいことがわかる。この散乱光の強度の最大値(0.365ppm)と最小値(0.330ppm)との差より、上記のシリコンエピタキシャルウェーハEWの表面粗さには散乱光の強度で表すと0.035ppmのバラツキがあることがわかる。

【0014】このように、シリコンエピタキシャルウェーハEWの表面粗さの分布状況を示す図11においても、図10と同様にシリコンエピタキシャルウェーハEWの中心において表面粗さが小さくなる傾向がある。ただし、表面粗さから膜厚の変化量を直接に推定することはできない。これは、表面粗さが主にシリコンウェーハの面内温度分布に依存するのに対し、膜厚の変化量はシリコンウェーハの面内温度分布のみならず、原料ガスの供給量の面内分布に影響されてしまうからである。

【0015】しかしいずれにしても、デザインルールが0.13μm以下に縮小される今後の半導体プロセスへの適用を想定した場合、上記のような膜厚分布は実用上許容できるものではない。そこで本発明は、シリコンエピタキシャル層の表面粗さの均一性をさらに改善すると共に、フラットネスと膜厚の面内分布を改善したシリコンエピタキシャルウェーハ、およびその製造方法を提供することを目的とする。

【0016】

【課題を解決するための手段】本発明のシリコンエピタキシャルウェーハは、レーザ散乱光検出法による表面粗さの全測定値中、上端側および下端側からそれぞれ累積頻度0.3%以内に含まれる測定値を除いて算出した該表面粗さの面内分布が0.02ppm以下に抑えられた

シリコンエピタキシャル層を有するものである。累積頻度0.3%以内に含まれる測定値を上下端からそれぞれ除外するということは、全測定値の平均値xを中心とするx±3σ(σは標準偏差)の範囲外にある測定値を除外することにほぼ等しい。

【0017】本発明者らは、このようなシリコンエピタキシャルウェーハを製造するには、石英からなるサポート手段の形状を改善して、上述の中央の垂直ピン27cを省略すると共に、支持部材(上述のスパーク27に相当)の末端部(上述の垂直ピン27bに相当)のサセプタ裏面への当接位置を従来よりも外周側へずらすことにより良好な結果が得られることを見出し、本発明を提案するに至ったものである。このとき、上記サセプタの外周縁から上記支持部材の末端部の当接部位までの距離は、シリコンウェーハの面内最高温度に対するシリコンウェーハ縁部の温度低下を7℃以内に抑え得る値に設定される。

【0018】また、上記サセプタは所定の回転軸の回りに回転されるものであるが、加熱手段が所定の中心軸の周囲に配列された複数の赤外線ランプである場合には、この中心軸をサセプタの回転軸に対して偏心させておくことにより、サポート手段による従来の遮蔽部位へも斜め下方向から加熱手段の輻射熱が到達できるようになる。したがって、サセプタ面内における局所的な温度低下を緩和することができ、該サセプタ上のシリコンウェーハの対応部位における薄膜の膜厚減少を予防することができる。さらに、サセプタの裏面と支持部材との間の距離を従来より離すことによって、支持部材の影響を緩和することができる。上記距離は、シリコンウェーハ面内の最高温度と最低温度との差を7℃以内に抑え得る値に設定する。

【0019】

【発明の実施の形態】本発明は、レーザ散乱光検出装置を用いて測定されたシリコンエピタキシャル層の表面粗さの面内分布が、温度の不均一性に起因するシリコンエピタキシャル層の膜厚分布と類似の傾向を有することに着目して提案されるものである。表面粗さは成長温度と相関があり、図1に示されるように、成長温度が低いと表面粗さは減少するが、成長温度が高くなるにしたがつて増大する傾向がある。そして、一般的なシリコンエピタキシャル成長温度である1130℃付近で表面粗さが0.02ppm変化するということは、局所的に7℃の成長温度差が存在することを意味する。通常のシリコンエピタキシャル成長が行われる1050℃以上の供給律速温度域においては、成長温度差を7℃以下にすると成長温度が実質的に変化せず、局所的に見ても均一な成長速度を達成することができる。

【0020】このことを念頭において前掲の図11を再びみると、シリコンエピタキシャルウェーハEWの中央の領域Cと周辺3カ所の領域Dは温度が相対的に低い領

域であることがわかる。これら領域C, Dは、それぞれ垂直ピン27cおよびリフトピン28の当接部位に対応している。領域Cは、裏面から垂直ピン27cが当接される部位であるが、回転軸26による空間的な遮蔽により赤外線ランプ29bの熱が到達しにくく、このために温度低下が生じているものと考えられる。領域Dは、裏面からリフトピン28が当接される部位であるが、リフトピン28の構成材料である黒鉛基材の熱伝導率が極めて高いために、リフトピン28を熱伝導経路とする放熱が生じ、このために温度低下が生じているものと考えられる。島状の領域Bは、周囲よりもやや温度の高い領域であり、中心軸26から3方向に延びるスパーク27の配設部位に対応している。このスパーク27の構成材料である石英は、熱伝導率の低さに起因して大きな蓄熱効果を発揮するため、一旦加熱されるとその近傍の温度を上昇させるものと考えられる。

【0021】本発明は、このようにシリコンウェーハ面内の温度分布に影響を与える可能性のあるサポート手段の形状を工夫することにより、面内温度分布を均一化させようとするものである。この工夫のひとつとして、サセプタの外周縁から前記支持部材の末端部の当接部位までの距離を従来よりも縮める、すなわち当接部位をシリコンウェーハの周縁部から遠ざけるのであるが、サセプタの直径、厚さ、熱伝導率、加熱手段の出力、支持部材の末端部の形状や寸法など、気相薄膜成長装置の仕様によって上記の距離の最適値はすべて異なり、寸法で一概に規定することはできない。本発明において、「サセプタ上に載置されるシリコンウェーハの面内最高温度に対するウェーハ縁部の温度低下を7°C以内に抑え得る値」と、温度による規定がなされているのは、規定に普遍性をもたせるためである。

【0022】実施例1

ここでは、本発明のシリコンエピタキシャルウェーハについて、図2を参照しながら説明する。なお、図2の表面粗さの表示ピッチは前掲の図11の場合よりも小さく、同じハッチングであってもそれが意味する表面粗さは異なっている。このシリコンエピタキシャルウェーハEWは、直径200mm、主表面の面方位(100)のp⁺型シリコン単結晶シリコンウェーハ上に、目標厚さ15μmにてp型シリコンエピタキシャル層(抵抗率=10Ω·cm)を成長させたものである。

【0023】本発明を示す図2には、従来例を示す前掲の図11と同様の領域A～Cがみられるが、その現れ方はかなり異なっている。まず、図2のシリコンエピタキシャルウェーハEWの周辺部に3カ所に現れている表面粗さ上昇域の領域Aは、従来例を示す図11よりもかなり縮小している。図11において島状に現れていた表面粗さ上昇域である領域Bは、本発明を示す図2では孤立しておらず、シリコンウェーハ面内により均等に分布している。また、中心部の領域Cは、図11のように明瞭

な円形の表面粗さ低下域ではなく、むしろ曖昧な表面粗さ上昇域として現れている。図11にみられた点状の領域Dは、図1には現れていない。

【0024】本発明では、レーザ散乱光検出法による表面粗さの全測定値中、上端側および下端側からそれぞれ累積頻度0.3%以内に含まれる測定値を除いて表面粗さの面内分布を求める。図1に示したシリコンエピタキシャルウェーハEWの場合、累積頻度0.3%以内に含まれる測定値とは、表面粗さ0.334ppm以下の領域(頻度0.08%)、および表面粗さ0.352ppm以上の領域(頻度0.15%)である。したがって、このシリコンエピタキシャルウェーハの面内粗さの最大値は0.352ppm、最小値は0.334ppmとなり、表面粗さの面内分布は0.352～0.334=0.018ppmとなる。この値は、本発明で規定する値0.02ppmの範囲内にあり、極めて均一な面内粗さ分布を有するシリコンエピタキシャルウェーハであることが確認された。

【0025】また、本発明のシリコンエピタキシャルウェーハEWの膜厚分布を図3に示す。ここで、(a)図は膜厚分布の測定方向を示し、結晶方位を示すノッチN(notch)に向かう方向を縦方向、これに直交する方向を横方向としている。(b)図はシリコンエピタキシャルウェーハEWの中心からの横方向距離に対する膜厚分布、(c)図はシリコンエピタキシャルウェーハEWの中心からの縦方向距離に対する膜厚分布をそれぞれ示すものである。これらの図より明らかなように、ウェーハ中心におけるシリコンエピタキシャル層の厚さの落ち込みはほとんど現れていない。またSEMの定義によるSFDは、ウェーハ中心において0.01μm、ウェーハ全体において最大値が0.17μmであり、従来と比較して大幅に改善されていた。

【0026】また、シリコンエピタキシャルウェーハの製造において、シリコンエピタキシャル層の表面粗さの面内分布を本発明で規定する0.02ppm以下に抑えることにより、SFDにもとづくフラットネスの不良率を0.7%以下にまで改善することができた。すなわち、シリコンエピタキシャル層の表面粗さが本発明で規定する0.02ppm以下に抑えられたシリコンエピタキシャルウェーハは、局所的な温度変化に起因する局所的な膜厚変化やフラットネス変化を起こさないものとなるのである。

【0027】実施例2

ここでは、実施例1に示したシリコンエピタキシャルウェーハの製造に用いた枚葉式の気相薄膜成長装置10の一構成例について、図4ないし図6を参照しながら説明する。図4は気相薄膜成長装置の構成例を示す模式的断面図、図5はその一部を拡大して示す模式的断面図、図6はそのサセプタを裏面から見た平面図である。この装置は、透明石英からなる反応室1内に1枚ずつセットさ

れたシリコンウェーハWを上下より赤外線ランプ9を用いて加熱しながら、気相エピタキシャル成長を行わせるものである。上記反応容器1の内部は、ウェーハWを載置するためのサセプタ5によって上部空間1aと下部空間1bとに分割されている。

【0028】上記サセプタ5は、黒鉛基材をSiCのCVD被膜によりコーティングした材料からなる直径250mm、厚さ4mmの円板体であり、その上面にはシリコンウェーハWの載置部位として座繰り部5aが形成されている。座繰り部5aの寸法は、たとえば8インチウェーハ（直径200mm）を載置する場合、直径205mm、深さ1mmとされる。また、サセプタ5の裏面周縁部には、図6に示されるように、支持部材の末端部、すなわち後述のスパーク7の末端に備えられた垂直ピン7bの頭部を当接させる部位において、直径4mm、深さ2mmの凹部5cと、直径10mm、深さ2mmの凹部5dが形成されている。ここではスパーク7が3本あるので、上記凹部5c、5dは中心角120°を隔てて等間隔に配されている。ここでは、凹部5bの中心を垂直ピン7bの中心と等しいものと考え、サセプタ5の外周縁から凹部5c、5dの中心までの距離を外周縁—垂直ピン間距離d1と定義する。ここでは一例として、d1=5mmとした。これは、従来よりも6mm外側に寄った位置である。

【0029】ところで、前掲の図8に示したような従来の装置では、回転軸26の延長上において垂直ピン27cが設けられており、この垂直ピン27cを受けるためのサセプタ中央部裏面の凹部25dを用いてサセプタ25と支持部材との位置合わせを行っていた。しかし、中央部の垂直ピンを省略した本発明ではこのような位置合わせを行うことができないので、代わりに周辺部の凹部のひとつを位置合わせに用いる。上記の凹部5cが他の2つの凹部5dに比べて縮径されているのはそのためである。すなわち、スパーク7の末端部の垂直ピン7bをほぼ隙間なく収容できる直径を有する凹部5cを位置合わせに利用し、他の2つの凹部5dには若干の余裕を持たせているのである。

【0030】反応容器1内の上部空間1aでは、ガス供給孔2からキャリアガスであるH₂ガスと共に導入された原料ガスがシリコンウェーハWの表面をほぼ層流を形成しながら図中矢印A方向に流れ、反対側の排気孔4から排出される。下部空間1bには、上記原料ガスよりも高圧にてバージガスであるH₂ガスが供給されている。バージガスを高圧とするのは、反応容器1とサセプタ5との間の隙間から下部空間1bへの原料ガスの進入を防止するためである。この下部空間1bには、上記サセプタ5をその裏面から支えるための石英からなるサポート手段と、サセプタ5上でシリコンウェーハWを着脱するためのリフトピン8が内蔵されている。

【0031】上記サポート手段は、回転軸6と、該回転

軸6から放射状に分岐されたとえば3本のスパーク7とから構成される。上記スパーク7の末端には垂直ピン7bが設けられ、その先端が上記サセプタ5の裏面に設けられた凹部5cに嵌合されることによりこれを支えるようになされている。従来の装置のように、回転軸の延長上においてサセプタの中央裏面に当接される垂直ピンに相当する部材は、本発明の装置には存在しない。上記サセプタ5の裏面とスパーク7との間の距離を、サセプタースパーク間距離d2と定義する。ここでは一例として、d2=15mmとした。上記回転軸6は、図示されない駆動手段によって図中矢印C方向に回転可能とされている。

【0032】上記リフトピン8は頭部が拡径され、この頭部がシリコンウェーハWを載置するためのサセプタ5の座繰り部5aの底面に設けられた貫通孔5bのテーパ状側壁部に懸吊されている。リフトピン8の軸部はスパーク7の中途部に穿設された貫通孔7aに挿通され、該リフトピン8が安定に垂下されるようになされている。このリフトピン8の構成材料として、本実施例ではSiC基材をSiC被膜でコーティングしたものを採用した。上記SiC基材は、従来の黒鉛基材に比べて熱伝導率が低いものである。サセプタ5上におけるシリコンウェーハWの着脱は、サポート手段の昇降により行う。たとえば、シリコンウェーハWをサセプタ5から取り外す場合、サポート手段を下降させ、リフトピン8の尾部を反応容器1の下部空間1bの内壁に当接させる。これによって付勢されたリフトピン8が、その頭部においてシリコンウェーハWの裏面に衝合し、該シリコンウェーハWを座繰り部5aの上方へ浮上させる。この後、サセプタ5とシリコンウェーハWとの間の空間に図示されないハンドラを挿入し、シリコンウェーハWの受け渡しおよび搬送を行う。

【0033】上記赤外線ランプ9a、9bは、複数のランプが二重の同心円状に配列されたものである。赤外線ランプ9aは外側の一組、赤外線ランプ9bは内側の一組を構成しており、またこれら各組の空間的な中心軸は上記サセプタ5の回転軸6に一致されている。これら2組の赤外線ランプ9a、9bへは通電量が独立に制御できるようになされており、したがってこれら2組による40 加熱量は独立に調節可能とされている。

【0034】ここで、上記の気相薄膜成長装置を用いて実際にシリコンエピタキシャル層の気相成長を行った。使用したシリコン単結晶基板は、直径200mm、主表面の面方位(100)のp⁺型のシリコン単結晶基板であり、この上に目標厚さ15μmにてp型のシリコンエピタキシャル層（抵抗率=10Ω·cm）を成長させた。エピタキシャル成長条件は、一例として下記のとおりとした。

H₂アニール条件： 1130℃，45秒
エピタキシャル成長温度： 1130℃

11

H_2 流量： 40 リットル／分
 原料ガス (SiHCl₃を H_2 で希釈) 流量： 12 リットル／分
 ドーパント (B_2H_6 を H_2 で希釈) 流量： 100 ml／分
 シリコンエピタキシャル層の成長に際しては、まず上記のようにしてシリコンエピタキシャル層の表面粗さの面内分布を0.02 ppm以下に抑えるようにシリコン単結晶基板の温度分布を最適化した。そして次に、原料ガスの供給量を調整してウェーハ内の膜厚分布を調整した。

【0035】このようにして得られたのが、実施例1で前述したシリコンエピタキシャルウェーハである。このシリコンエピタキシャルウェーハEWの表面粗さ分布は0.018 ppmであり、その表面粗さ分布の大きさからシリコンウェーハWの面内最高温度と最低温度との差を7°C以内に抑えるための上述の装置構成上の工夫が反映されていることがわかる。まず、ウェーハ中央部の領域Cの表面粗さ低下、すなわち温度低下が抑えられたのは、サセプタ中央部裏面に当接される垂直ピンが省略され、また内側の赤外線ランプ9bの出力が外側の赤外線ランプ9aの出力に比べて大とされた結果である。また領域Aが相対的に縮小されたのは、スピーク7の末端部の垂直ピン7bの当接位置が従来より外周側に寄せられたからである。さらに、領域Bが不明瞭となったのは、サセプタースピーク間距離d2が従来よりも拡大されたからである。さらに、領域Dが消失したのは、リフトピン8の構成材料として、従来の黒鉛基材に比べて熱伝導率が低いSiC基材を採用したからである。

【0036】ところで、上記の装置において、サセプタースピーク間距離d2を拡大し、かつ赤外線ランプアセンブリの空間的な中心軸をサセプタの回転軸6に対して偏心させることも有効である。かかる気相薄膜成長装置の構成例を図7に示す。この図に示す気相薄膜成長装置11の基本構成は、前掲の図4に示した気相薄膜成長装置10とほぼ同じであるが、サセプタースピーク間距離d2はd1より大とされている。また、回転軸6の軸線X1と、赤外線ランプ9a, 9bのアセンブリの中心軸X2とは一致されていない。かかる構成により、シリコンエピタキシャルウェーハの表面粗さ分布を一層均一化することが可能である。

【0037】本発明の製造方法によると、局所的にみても実質的に均一な成長速度を確保できる温度差の範囲内で気相成長を行うことができるので、局所的な温度変化に起因する局所的な膜厚変化やフラットネス変化のないシリコンエピタキシャルウェーハを製造することができる。換言すると、本発明の製造方法により発生するウェーハ内の膜厚バラツキは、実質的に原料ガスの供給量の面内分布のみに起因するものとなるので、シリコンエピタキシャル層の表面粗さの面内分布を0.02 ppm以

12

下に抑えるようにシリコンウェーハの温度分布を最適化した後に、さらに原料ガスの供給量を適宜調整することにより、膜厚がより一層均一なシリコンエピタキシャルウェーハを製造することができる。たとえば、従来のシリコンエピタキシャルウェーハEWを示す前掲の図10において、ウェーハ面内で約0.4 μmあった膜厚分布は、本発明の製造方法により図3に示されるように、半分の約0.2 μmにまで改善された。

【0038】以上、本発明の実施の形態について説明したが、本発明は何らこれらに限定されるものではない。たとえば、サポート手段やリフト手段の形状や回転軸の先端部から分岐されるスピークの本数、使用するシリコンウェーハの口径、シリコンエピタキシャル成長の条件、気相薄膜成長装置の構成の細部については適宜変更、選択、組合せが可能である。

【0039】

【発明の効果】以上の説明からも明らかなように、本発明の気相薄膜成長装置ではサポート手段に形状や寸法上の改良を施し、また必要に応じて加熱手段との相対位置の変更を行ったので、加熱手段からの輻射熱によるサセプタの温度分布が最適化され、これにより該サセプタに載置されるシリコンウェーハ上においてシリコンエピタキシャル層の膜の表面粗さ均一性が改善されると共に、フラットネスと膜厚の面内分布が改善される。本発明は、シリコンウェーハの大口径化に伴って主流となることが予想される枚葉式気相薄膜成長装置の実用性能を高める技術であり、特に高品質のシリコンエピタキシャルウェーハの作製に有効であり、半導体製造分野における産業上の価値は極めて高いものである。

【図面の簡単な説明】

【図1】シリコンエピタキシャル層の表面粗さと気相成長温度との関係を表すグラフである。

【図2】本発明のシリコンエピタキシャルウェーハのシリコンエピタキシャル層の表面粗さの面内分布を示すチャートである。

【図3】本発明のシリコンエピタキシャルウェーハのシリコンエピタキシャル層の膜厚分布を示す図であり

- (a) 図は測定方向を説明するためのウェーハ平面図、
- (b) 図はウェーハの横方向直径に沿った膜厚分布、
- (c) 図はウェーハの縦方向直径に沿った膜厚分布をそれぞれ表す。

【図4】本発明で使用可能な気相薄膜成長装置の構成例を示す模式的断面図である。

【図5】図4の気相薄膜成長装置の一部を拡大して示す模式的断面図である。

【図6】図4の気相薄膜成長装置のサセプタを裏面から見た平面図である。

【図7】図4の気相薄膜成長装置のサセプタースピーク間距離を広げた例を示す模式的断面図である。

【図8】従来の気相薄膜成長装置の典型的な構成例にお

いて、気相成長中の使用状態を示す模式的断面図である。

【図9】従来の気相薄膜成長装置の典型的な構成例において、リフトピンを用いてシリコンウェーハをサセプタから上昇させた状態を示す模式的断面図である。

【図10】従来のシリコンエピタキシャルウェーハのシリコンエピタキシャル層の膜厚分布を示す図であり、

(a) 図は測定方向を説明するためのウェーハ平面図、

(b) 図はウェーハの横方向直径に沿った膜厚分布、

(c) 図はウェーハの縦方向直径に沿った膜厚分布をそれぞれ表す。

【図11】従来のシリコンエピタキシャルウェーハのシリコンエピタキシャル層の表面粗さの面内分布を示すチャートである。

【符号の説明】

1 反応容器

1 a (反応容器の) 上部空間

1 b (反応容器の) 下部空間

5 サセプタ

5 a 座繰り部

5 c, 5 d (サセプタ裏面の) 凹部

7 スポーク

7 b. 垂直ピン

8 リフトピン

9 赤外線ランプ

10, 11 気相薄膜成長装置

W シリコンウェーハ

EW シリコンエピタキシャルウェーハ

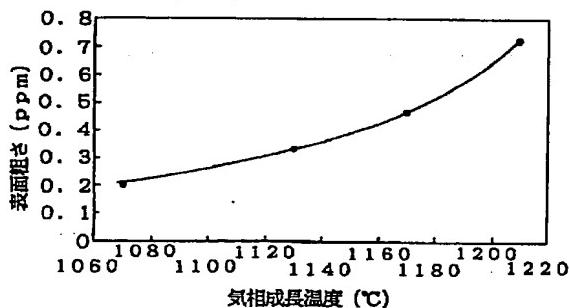
d 1 外周縁-垂直ピン間距離

d 2 サセプタースポーク間距離

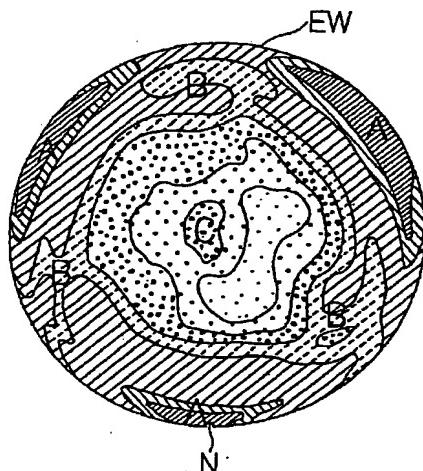
X 1 (回転軸6の) 軸線

X 2 (赤外線ランプアセンブリの空間的な) 中心軸

【図1】



【図2】



表面粗さ: ppm (頻度: %)

図示せず ~0. 334 (0. 08)

0. 334~0. 336 (3. 94)

0. 336~0. 338 (18. 40)

0. 338~0. 340 (17. 55)

0. 340~0. 342 (20. 40)

0. 342~0. 344 (19. 52)

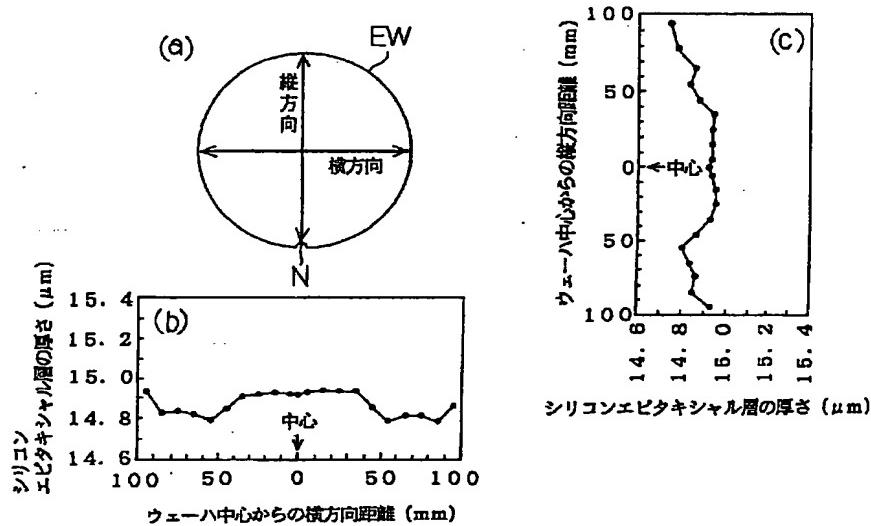
0. 344~0. 346 (9. 76)

0. 346~0. 352 (10. 17)

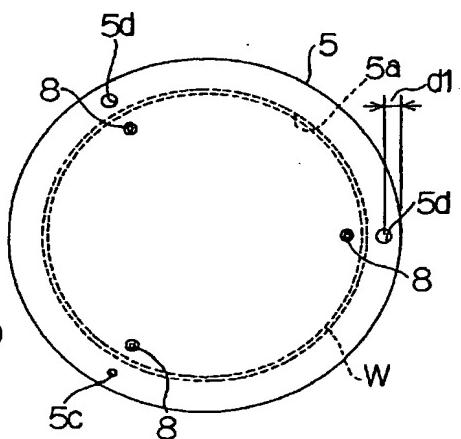
図示せず 0. 352~ (0. 15)

... 0. 352~0. 334 = 0. 018 ppm (<0. 02)

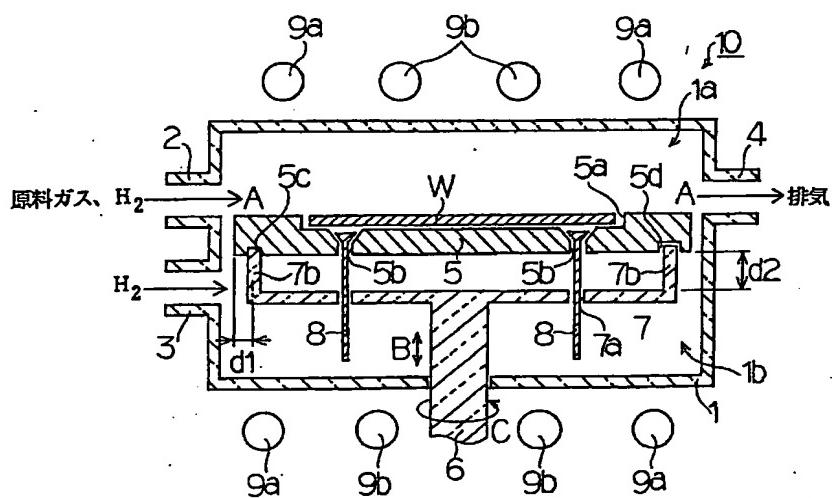
【図3】



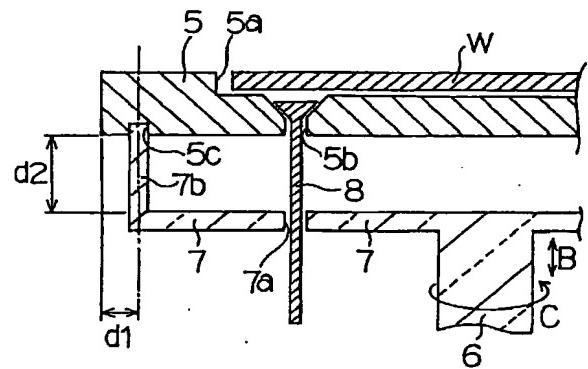
【図6】



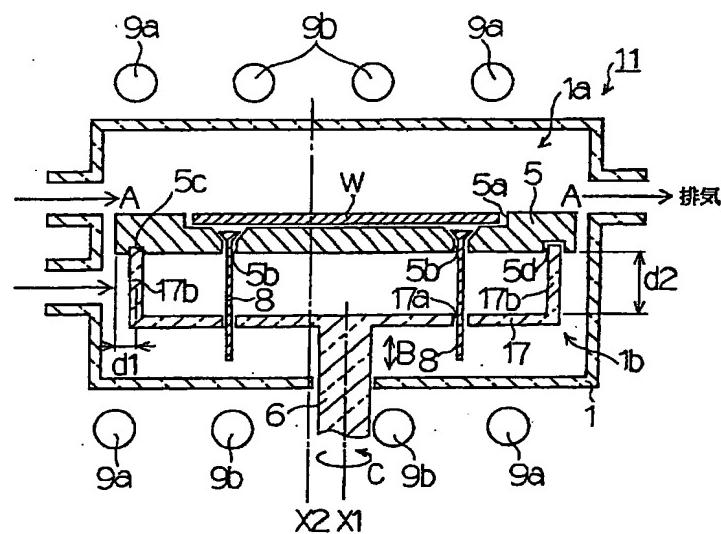
【図4】



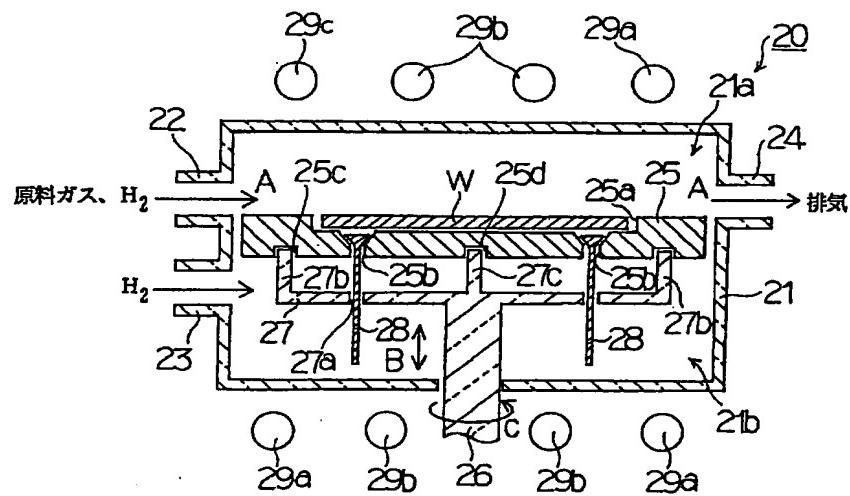
【図5】



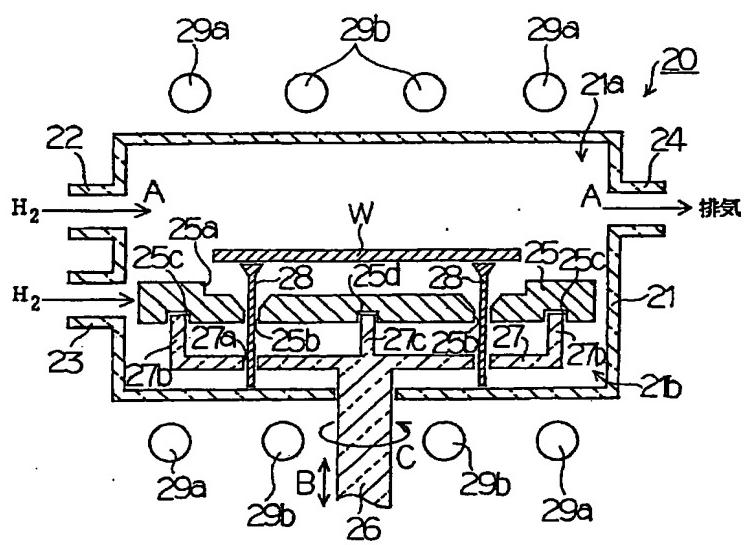
【図7】



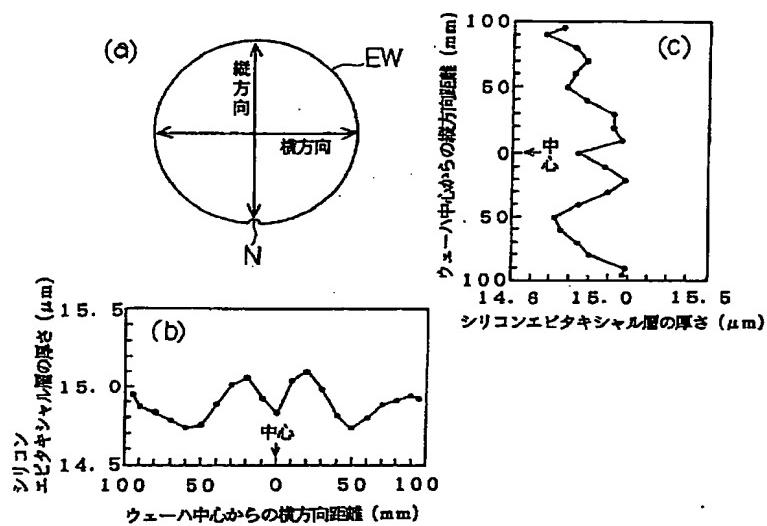
【図8】



【図9】



【図1-0】



【図1-1】

